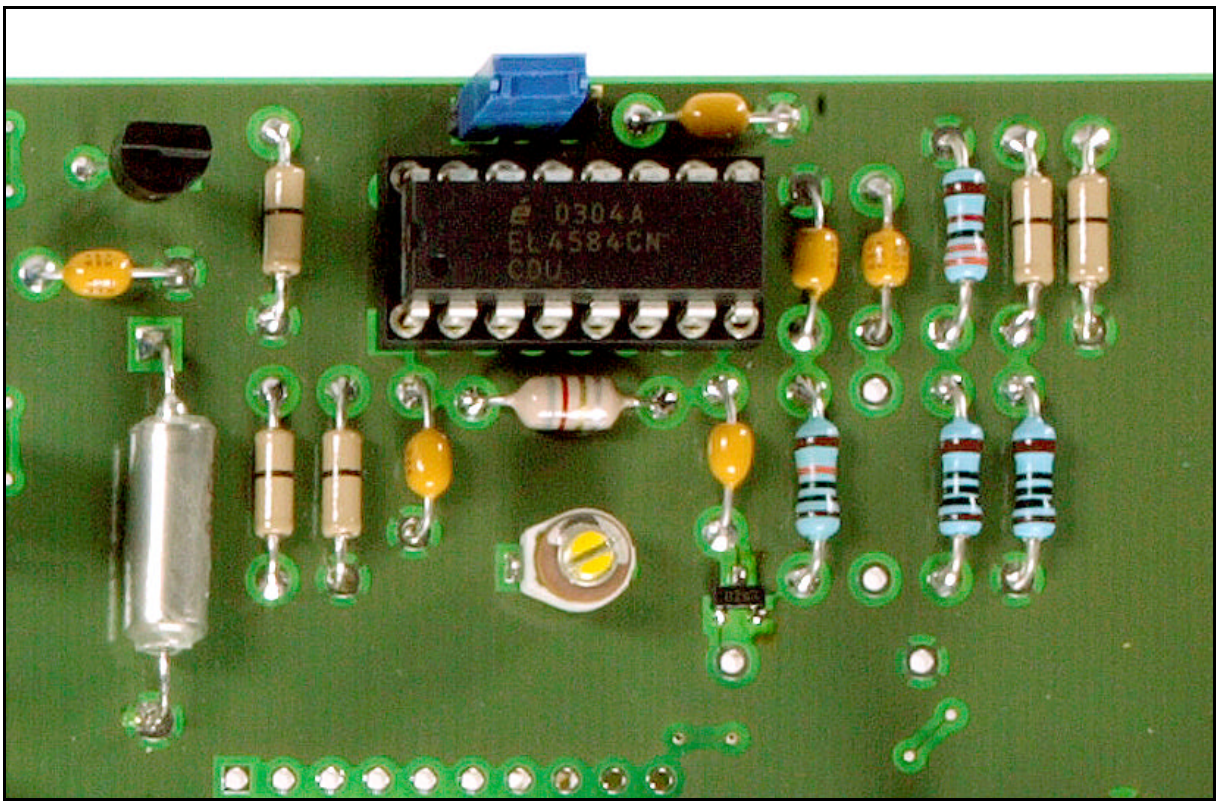
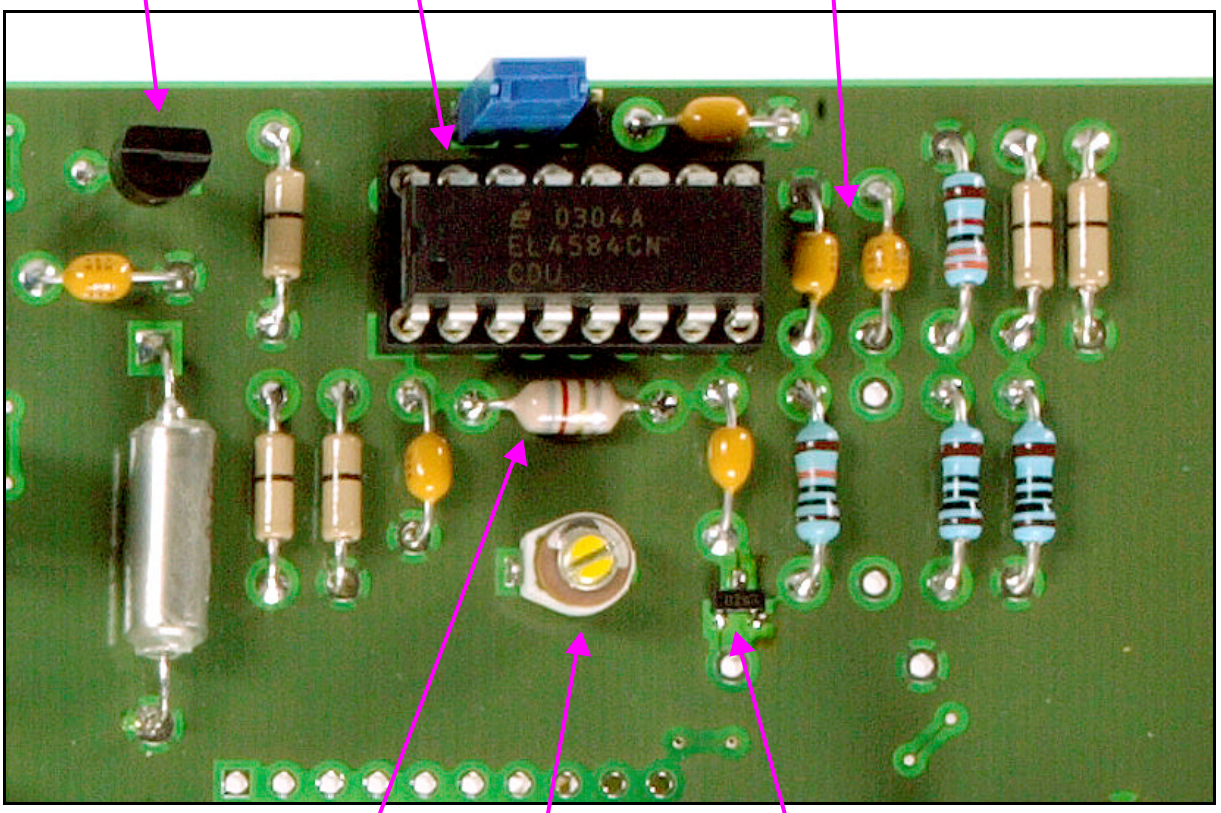
PLL für die horizontale Synchronisation

Von Fabian Stopp



PLL-Funktionseinheif


Spannungs-
regler
PLL-Baustein
EL4584
Filterbauteile für
VCO-
Steuerspannung
VCO-
Schwingkreis-
spule
Trimmkonden-
sator
Abgleich VCO-
Mittenfrequenz
Kapazitäts-
diode

Was ist eine PLL:

Die PLL (Phase-Locked Loop) ist ein Regelsystem, dessen Aufgabe es ist, einen freischwingenden Oszillator in Frequenz und Phase mit einem Referenzsignal zu synchronisieren. Die PLL befindet sich bei erfolgreicher Synchronisation im eingerasteten Zustand, d.h. die Phasendifferenz zwischen Oszillatorausgangssignal und Referenzsignal ist ungefähr gleich Null.

Mit Phasendifferenz bezeichnet man das zeitliche Vorauseilen bzw. Nacheilen eines periodischen Signals bzgl. eines anderen periodischen Signals gleicher Form und Frequenz.
Sie tritt auf, wenn eines der beiden Signale seine Frequenz oder seine Phasenlage ändert.

Diese Phasenverschiebung wird in der Phasenvergleichsschaltung erkannt und in eine zu ihr proportionale Steuerspannung umgesetzt, die den Oszillator solange nachregelt, bis die beiden Signale erneut synchron sind. Dies ist möglich, weil es sich um einen spannungsgesteuerten Oszillator (VCO – Voltage Controlled Oscillator) handelt, dessen Frequenz von der angelegten Spannung abhängig ist.
Die bleibende Regelabweichung wird also ungefähr Null.

Wozu brauchen wir eine PLL?

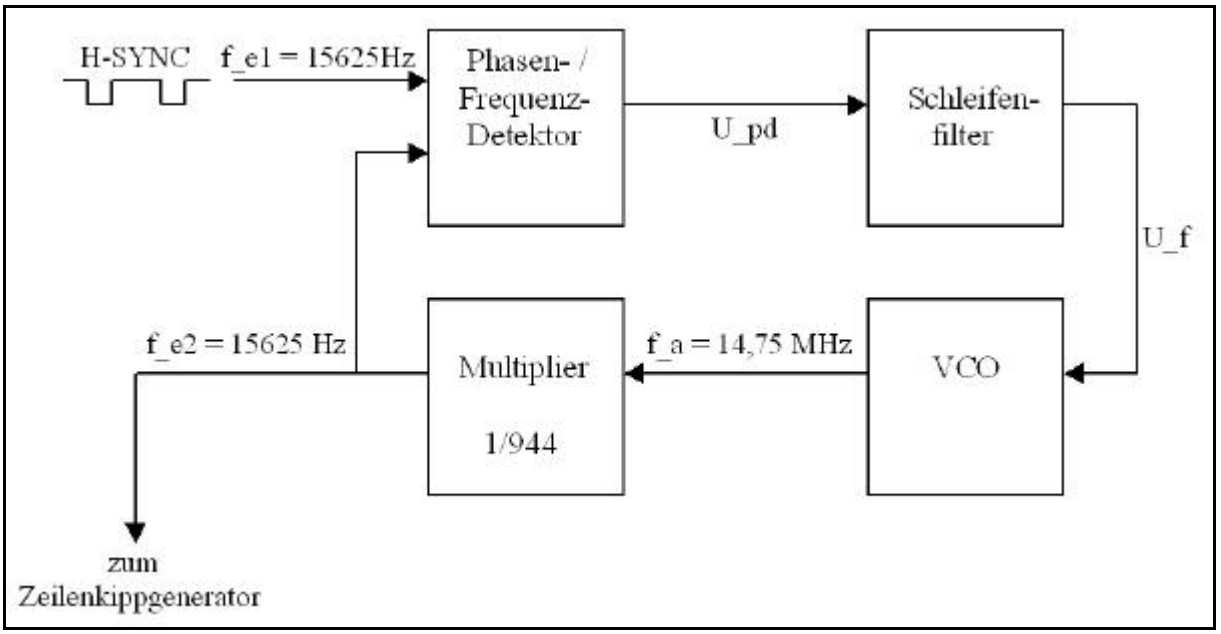
Zur Übertragung des Fernsehbildes, wird es in einzelne Bildpunkte zerlegt und in einer bestimmten Reihenfolge übertragen. Um in dieser Reihenfolge jeden einzelnen Bildpunkt immer wieder an den gleichen Punkt auf der Bildröhre zu projizieren und so ein Wandern des Bildes zu vermeiden, wird das Fernsehsignal mit den Ablenkgeneratoren synchronisiert.

Die jeweiligen Synchronisationsimpulse, H-SYNC für die horizontale und V-SYNC für die vertikale Ablenkung, werden mittels des Sync-Separators aus dem Videosignal gefiltert. Mit diesen Impulsen werden die Generatoren in ihrer Phase und Frequenz beeinflusst, so dass sie den Elektronenstrahl zum richtigen Zeitpunkt in die nächste Zeile bzw. zum Bildanfang springen lassen.

Diese Impulssynchronisation geschieht bei dem Bildkippgenerator direkt. Voraussetzung dabei ist eine niedrigere Eigenfrequenz als die Synchronfrequenz, d.h. $f < 50$ Hz, so dass er durch den Synchronimpuls vorzeitig ausgelöst werden kann.

Aufgrund der höheren Frequenz (15625 Hz) und damit größeren Anfälligkeit gegenüber Störimpulsen wird der Zeilenkippgenerator nicht direkt sondern indirekt synchronisiert.
Dies geschieht mittels einer PLL.

Prinzipschaltbild:



Unser PLL-System besteht aus den vier folgenden Funktionseinheiten:

Phasen- und Frequenzdetektor:

Der Phasen- und Frequenzdetektor vergleicht das geteilte Ausgangssignals des VCO mit dem hereinkommendem H-SYNC-Signal. Weil er Phase und Frequenz vergleicht hat er im Gegensatz zu reinen Phasendetektoren einen unbegrenzten Arbeitsbereich und einen theoretisch unendlich großen Halte- und Ziehbereich (siehe Kennlinie auf S.5 im Datenblatt: „Charge Pump Duty Cycle“).

In der Praxis ist allerdings der Halte- und Ziehbereich durch den Aussteuerbereich des VCO begrenzt. Unter Haltebereich versteht man den Frequenzbereich in dem die PLL stabil bzw. eingerastet arbeitet. Der Ziehbereich ist der Frequenzbereich, aus dem heraus der eingerastete Zustand erreicht werden kann. Dieser Vorgang kann durchaus einige Perioden des Signals in Anspruch nehmen.

Das Ausgangssignal des Detektors wird also durch den Unterschied der beiden Signale in Frequenz und Phase bestimmt, wobei er nur drei Fälle unterscheidet: Der Oszillator ist zu schnell, zu langsam oder der Phasenunterschied ist ungefähr gleich Null. Ist der Oszillator zu schnell, d. h. seine Frequenz ist zu hoch und er eilt dem Synchronisationssignal vor, wird der Ausgang des Phasendetektors nach Masse geschaltet. Ist der Oszillator zu langsam, wird
der Ausgang des Phasendetektors auf ein Potential von +5 V gelegt. Wenn kein Phasen- oder Frequenzunterschied auftritt ist er hochohmig abgekoppelt.

Die analoge Steuerspannung entsteht dabei erst durch das nachgeschaltete Filter.

Schleifenfilter (Tiefpass):

Er bestimmt wie schnell sich ein Phasenunterschied auf die Frequenz des VCO auswirkt und wie stabil die Schaltung arbeitet. Bei schlechter Dimensionierung kann es passieren, dass der VCO sehr lange braucht um einzurasten, weil er entweder zu schnell und zu stark auf Änderungen reagiert oder aber viel zu langsam.

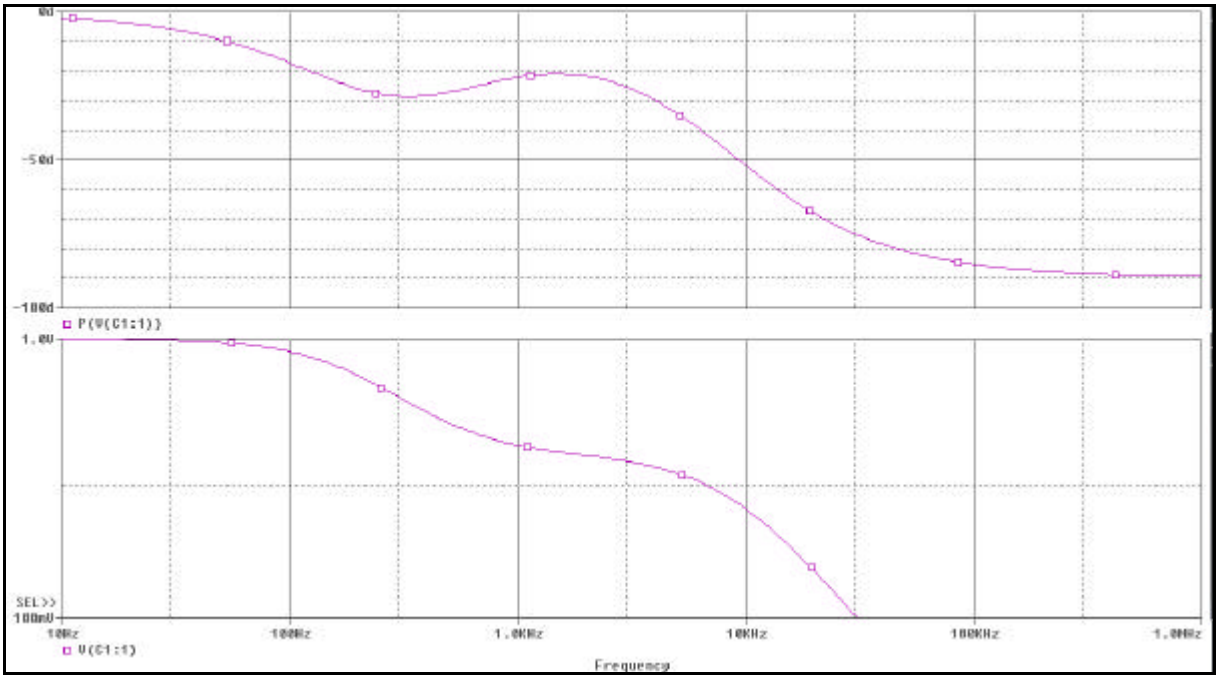
Wenn die Dämpfung zu gering ist, schwingt der VCO erst einmal einige Zeit um die geforderte Frequenz bis er stabil arbeiten kann, d.h. die Stabilität nimmt mit der Dämpfung ab.

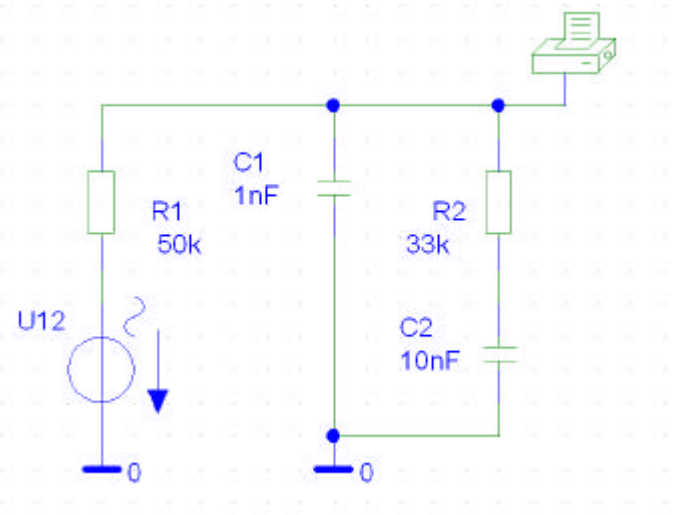
Bei zu großer Dämpfung braucht die PLL, wenn überhaupt ein Einrasten möglich ist, sehr lange um einzulocken, da sie so viel zu träge reagiert.

Das dynamische Verhalten der PLL hängt also ganz entscheidend von der Dimensionierung des Tiefpasses ab, d.h. mit ihm wird die Regelcharakteristik der PLL festgelegt.
Aus dem Datenblatt kann man entnehmen, dass eine Dämpfung von 1 gewählt wurde.

Es handelt sich bei diesem Filter aber nicht um einen gewöhnlichen Tiefpass 1.Ordnung, sondern um einen Tiefpass mit Hochpassanteil in Form von R403.
Das Problem besteht darin, dass ein normaler Tiefpass eine Phasendrehung von 90° verursacht. Da der Widerstand R402 zusammen mit der Kapazitätsdiode ebenfalls einen Tiefpass bildet, hätten wir eine resultierende Phasendrehung von 180°. Dies würde dazu führen, dass wir oberhalb einer bestimmten Frequenz keine Gegenkopplung in unserem Regelkreis mehr hätten, sondern eine Mitkopplung, die dazu führt, dass der Regelkreis oszilliert. Um dies zu vermeiden ist der Widerstand R403 in dem Tiefpass enthalten. Damit wir bei bestimmten Frequenzen keine Phasendrehung von 90° mehr haben, sondern stattdessen den Phasengang auf fast 0° wieder anheben, muss das Filter so dimensioniert sein, dass die Knickfrequenz von R403 und C403 ungefähr auf der Knickfrequenz des zu kompensierenden Tiefpasses liegt.

Die Arbeitsweise des Filters wird mittels der folgenden Simulationsergebnisse sofort verständlich:





Die Modellierung des Ausgangs des EL4584 mit einer Spannungsquelle mit 50 kOhm Innenwiderstand stellt allerdings eine sehr grobe Vereinfachung dar, die das tatsächliche Verhalten nur ungenügend wiedergibt, aber trotzdem zum Verständnis des Filters ausreicht.

Die gewünschte „Anhebung“ des Phasengangs ist hier, im Bereich zwischen 800 Hz und 2 kHz, deutlich zu erkennen.

Spannungsgesteuerter Oszillator (VCO):

Ein VCO ist ein Oszillator dessen Frequenz über eine Steuerspannung veränderbar ist.
Seine Mittenfrequenz haben wir mit Hilfe der Tabelle „Frequencies and Divisors“ aus dem Datenblatt auf S.1 auf 14,75 MHz willkürlich festgelegt. Eingestellt wird diese Frequenz durch einen variablen Kondensator. Mit der anliegenden Steuerspannung ist die Frequenz des VCO um ungefähr 10 % seiner Mittenfrequenz veränderbar.

Es stehen drei Möglichkeiten an VCO-Beschaltungen zur Benutzung des Bausteins EL4584 zur Verfügung:

1. Benutzung des internen VCO mit LC-Beschaltung:
   Der Vorteil der LC-Beschaltung ist die größere Variabilität um die Mittenfrequenz bei Spannungsänderungen, was sich auf einen größeren Zieh- und Fangbereich auswirkt. Der Fangbereich ist der Frequenzbereich in dem die PLL innerhalb einer Schwingungsperiode einrastet.
   Nachteilig ist die geringe Frequenzkonstanz des LC-Schwingkreises aufgrund seiner Abhängigkeit von den Temperaturkoeffizienten der Kapazität und Induktivität, was sich als Frequenzschwankungen bemerkbar macht.
   Da aber der Oszillator in unserer Schaltung sowieso fremdsynchronisiert wird, hat diese negative Eigenschaft eines LC-Oszillators keine Auswirkungen auf die Stabilität unseres PLL-Regelkreises.

2. Benutzung des internen VCO mit Quarz-Beschaltung:
   Von Vorteil ist hier die größere Stabilität des Schwingkreises auf der eingestellten Frequenz was aus den geringeren Temperaturkoeffizienten resultiert.
   Ein großer Nachteil ist allerdings, dass der Schwingquarz, der hier die Mittenfrequenz des Oszillators bestimmt, nur geringe Frequenzänderungen zulässt.

3. Die dritte Möglichkeit wäre ein externer VCO, wobei ein Oszillator mit einer solch hohen Mittenfrequenz nicht als Lagerware, sondern nur auf Anforderung und in hohen Stückzahlen erhältlich ist. Deshalb kann diese Schaltung in unserem Projekt nicht realisiert werden.

Wir haben uns für die LC-Beschaltung des Oszillators entschieden, da wir sicher gehen wollen, einen genügend großen Frequenzbereich abzudecken.

Dividierer / Multiplizierer:

Mittels einer PLL kann man auch Mehrfache einer Referenzfrequenz erzeugen und zu ihr synchron halten. Dies geschieht, indem man das VCO-Ausgangssignal vor dem Phasenvergleich auf die Referenzfrequenz herunterteilt.
Wir haben uns für eine Mittenfrequenz von 14,75 MHz entschieden, d.h. unser benötigter Frequenzteiler beträgt DIV = 14,75 MHz / 15625 Hz = 944. Dies kann man auch auf der ersten Seite des Datenblattes in der Tabelle „Frequencies and Divisors“ überprüfen.
Der Teiler 944 kann mittels der Beschaltung der Pins 1, 2 und 16, die auf S.3 im Datenblatt der Tabelle „VCO Divisors Table1“ vorgegeben sind, eingestellt werden.

Funktionsweise

(siehe auch Schaltplan):

Das HSYNC-Signal aus dem Sync-Separator wird an den HSYNC-Eingang des PLL-Bausteins angeschlossen. Seine fallende Flanke ist das Referenzsignal zu dem die PLL einrasten wird.
Das VCO-Signal, dass intern zum Dividierer geleitet wird, wird zusammen mit dem HSYNC an den Phasen- und Frequenzdetektor geführt, der die beiden Signale nach Unterschieden in Phase und Frequenz überprüft.

Eine Differenz bewirkt einen positiven bzw. negativen Strom aus dem Charge Pump Out (Pin 7) in den Filter, d.h. der Phasen- und Frequenzdetektor gibt an, ob die Differenz der beiden Signale positiv, negativ oder Null ist. Dies erfolgt solange, bis die beiden Signale wieder in Phase und Frequenz übereinstimmen und Pin 7 bei Differenz gleich Null in einen hochohmigen Zustand übergeht.

Der Arbeitsbereich des Charge Pump Out liegt zwischen 0 und 5 V. Dabei erzeugt er einen entweder positiven oder negativen Strom von ungefähr 300 uA in die kapazitiven Pfade des Filters.

Die dadurch entstehende Steuerspannung für den VCO muss also mit diesem Bereich die notwendigen Frequenzkompensationen erreichen.
Durch die Verzögerungszeiten (110 ns) innerhalb des Phasendetektors entsteht eine statische Phasenverschiebung. Diese kann man aber vernachlässigen. Denn 110 ns Verzögerung des H-SYNC, bedeutet lediglich eine seitliche Verschiebung des Bildes von ungefähr einem Pixel, was vom Betrachter nicht wahrgenommen wird.

Zwischen dem Phasendetektorausgang und VCO liegt noch der Schleifenfilter und R402.
Das Ausgangssignal aus dem Charge Pump Out wird mit diesem Filter noch geglättet, um ein weiches Steuersignal mit geringer Restwelligkeit für den VCO zu erhalten.
Der Kondensator C404 ist zur Dämpfung des hochfrequenten Rauschens aus dem Charge Pump Out vorhanden. Da dieser aber eine deutlich höhere Kapazität als die Kapazitätsdiode besitzt, muss er noch mittels des Widerstandes R402 vom Schwingkreis entkoppelt werden. Wäre dies nicht der Fall würden die beiden Kapazitäten parallel zueinander liegen und die Kapazitätsdiode hätte kaum noch Einfluss auf den Schwingkreis.
Mit R402 kann man ausserdem den statischen Phasenfehler (aufgrund der 110 ns Verzögerung) verringern. Umso größer der Widerstand ist, desto kleiner wird der statische Phasenfehler, aber umso größer wird die Antwortzeit der Schleife. Dies liegt darin begründet, dass R402 und die Kapazitätsdiode einen Tiefpass bilden, der unweigerlich Bestandteil der Regelkreisdynamik ist.

Für die spannungsgesteuerte Frequenzeinstellung des VCO liegt die schon erwähnte Kapazitätsdiode D410 parallel zum Schwingkreis. Ihre Kapazitätsänderung bestimmt die Frequenzänderung.

Zur gleichspannungsmäßigen Entkopplung von D410 mit dem VCO-Eingang (Pin5) liegt der Kondensator C402 dazwischen.

Auf S.5 im Datenblatt unter „Typical Varactor“ sieht man die Kennlinien einiger Kapazitätsdioden. Umso größer die anliegende Spannung an der Kapazitätsdiode in Sperrrichtung ist, desto grösser wird ihre Sperrschicht und desto geringer wird ihre Kapazität. Das wiederum verringert die Gesamtkapazität des Schwingkreises und vergrößert damit die Resonanzfrequenz.
Die Einstellung der Mittenfrequenz erfolgt mit Hilfe der variablen Kapazität C401. Mit dieser Frequenz schwingt der VCO, wenn an ihm eine Spannung von +2,5 V anliegt. Dies sind genau 50 % der Steuerspannung.

Über einen Spannungsteiler (R411 und R412), der das Potential von +5 V halbiert, ist es möglich +2,5V in die Schaltung einzuspeisen und an den VCO anzulegen. So kann man unabhängig von der PLL mit Hilfe des Kondensators C401 die Mittenfrequenz einstellen.

Ein Beispiel zur Funktion der Schaltung:

Ist die Frequenz des geteilten VCO kleiner als die des Synchronisationssignals, dann vergrößert sich die Phase zwischen den beiden Signalen stetig.

Dies führt dazu, dass Pin 7 eine positive Differenz in der Phase erkennt und einen Strom in den Filter leitet, wodurch eine Erhöhung der Spannung an der Kapazitätsdiode in Sperrrichtung erfolgt.
Das führt wiederum zu einer Frequenzerhöhung des VCO, so dass die Abweichung wieder geringer wird.

Beim Fall, dass die Frequenz vom geteilten VCO größer ist, zieht Pin 7 Strom aus dem Filter, was sich in einer Verminderung der Steuerspannung und damit der Frequenz des VCO auswirkt.

Dimensionierung der Bauelemente für LC-Beschaltung :

Wir hatten festgelegt, dass die Mittenfrequenz 14,75 MHz betragen soll und der Teiler damit 944 ist.
Mit dieser Frequenz kann man nun auch die Bauelemente des VCOs und des Filters bestimmen:

VCO Komponenten (aus der Tabelle „LC VCO Component Values“ auf S.8 im Datenblatt):

L410	=	12 uH	(wurde aber, auf Basis bereits vorhandener praktischer Erfahrung mit dieser Schaltung, auf 9,4 uH, zweimal 4,7 uH in Reihe, verringert)
C401	=	18 pF	(soll variabel sein mit einem Kapazitätsbereich von 5 bis 30 pF)
C402	=	220 pF	

Der IC EL4584 wurde auch schon in dem Framegrabber-Projekt aus dem Jahr 2003 verwendet.
Dort hat man mit Hilfe der Abgleichschaltung festgestellt, dass die notwendige Mittenfrequenz des VCO mit den aus dem Datenblatt entnommenen Werten, nicht erreicht werden konnte, wodurch ein Einrasten der PLL nicht möglich war. Um die Frequenz des VCO zu erhöhen musste die Induktivität verringert werden, so dass L410 von 12 uH auf 9,4 uH verändert wurde. Der Grund liegt in den bei uns höheren Streukapazitäten durch die im Vergleich zum Messaufbau von Elantec offensichtlich verlängerten Leiterbahnen.

Da die im Datenblatt vorgesehenen Kapazitätsdioden nicht mehr lieferbar sind, wird eine Doppeldiode (D410) des Typs BBY66-05 verwendet. Wir benutzen dabei nur einen ihrer Diodenzweige mit einem Kapazitätsbereich von 13 bis 69 pF.

Filter Komponenten (aus der Tabelle „LC Loop Filter Components“ auf S.9 im Datenblatt):

R402	=	100 kOhm
R403	=	33 kOhm
C403	=	10 nF
C404	=	1 nF

Da die PLL sehr empfindlich gegenüber Störungen ist, darf sie nicht an der gleichen Versorgungsspannung liegen, wie andere Bauteile. Die Frequenz des VCO ist nämlich nicht nur von dessen Eingangsspannung, sondern auch von dessen Betriebsspannung abhängig. Die analoge Versorgungsspannung der PLL von +5V an Pin 4 hat eine hohe Anforderung an Gleichmäßigkeit. Aus diesem Grund erhält sie einen eigenen Linearregler mit dem Baustein LM78L05, der eine ungeregelte Spannung von +12V in eine stabilisierte Spannung von +5V wandelt.

Das Prinzip eines Linearreglers funktioniert folgendermaßen: Ein Operationsverstärker vergleicht das Eingangssignal mit einer Referenzspannung und steuert mit seinem Ausgang einen Transistors. Die nicht benötigte Energie wird in Wärme umgesetzt. Die ungeregelte Eingangsspannung muss dabei größer sein als die benötigte gleichmäßige Ausgangsspannung.

Pinfunktionen und -belegung:

Pin 1 - zur Einstellung des Teilers 944
+5 V (siehe Tabelle „VCO Divisors Table1“ im Datenblatt)

Pin 2 - zur Einstellung des Teilers 944
0 V (siehe Tabelle „VCO Divisors Table1“ im Datenblatt)

Pin 3 - Ausgang des internen VCOs

Pin 4 - Versorgungsspannung Analog
+5 V

Pin 5 - VCO-Eingang

Pin 6 - Analoge Masse
0 V

Pin 7 - Charge Pump Out (Ausgang des Phasendetektors)

Pin 8 - Divide Select, Einstellung ob interner(high) oder externer(low) Teiler verwendet wird
+ 5 V

Pin 9 - Coast, für „normal mode“ wird Masse angelegt
0 V

Pin 10 - H-SYNC Eingang aus dem Sync-Separator
H-SYNC IN

Pin 11 - digitales Potential
+5 V

Pin 12 - Lock Detect, zeigt an ob die PLL eingerastet ist

Pin 13 - External Divide, gibt das von der PLL synchronisierte H-SYNC aus (f(VCO) / 944)
H-SYNC OUT für den Zeilenkippgenerator.

Pin 14 - digitale Masse
0 V

Pin 15 - CLK out, gibt das VCO-Signal vor der Teilung aus, d.h. 14,75 MHz

Pin 16 - zur Einstellung des Teilers 944
0 V (siehe Tabelle „VCO Divisors Table1“ im Datenblatt)

Inbetriebnahme

Zuerst konnten wir die angestrebte Mittenfrequenz des VCO von 14,75 Mhz nicht erreichen. Der Grund lag an der Ablgleichschaltung, die den Schwingkreis belastete. Durch die zuerst eingeplante 0Ohm-Brücke zwischen Abgleichschaltung und Schwingkreis, kam es zu einem übermäßigen Stromfluß in die Abgleichschaltung und womit Energie aus dem Schwingkreis verloren ging. Die Mittenfrequenz lag deshalb bei nur ungefähr 9 MHz. Höhere Frequenzen als ca. 10 MHz konnten nicht erreicht werden, da für diese die Kreisgüte nicht mehr hoch genug war.

Das Problem wurde behoben indem wir die 0Ohm-Brücke R422 durch einen Widerstand von 100 KOhm ersetzt haben. Der Ausgang des Phasendetektors wurde durch einseitiges Auslöten von R 402 abgetrennt. Zudem wurde die Induktivität der Spule von 10 uH auf 8,2 uH verringert. Mit der von der Abgleichschaltung gelieferten Spannung von 2,5V (Mitte des VCO-Eingangsspannungsbereichs) konnte dann eine Oszillatorfrequenz von 14,75 MHz bei ausreichender Amplitude eingestellt werden.

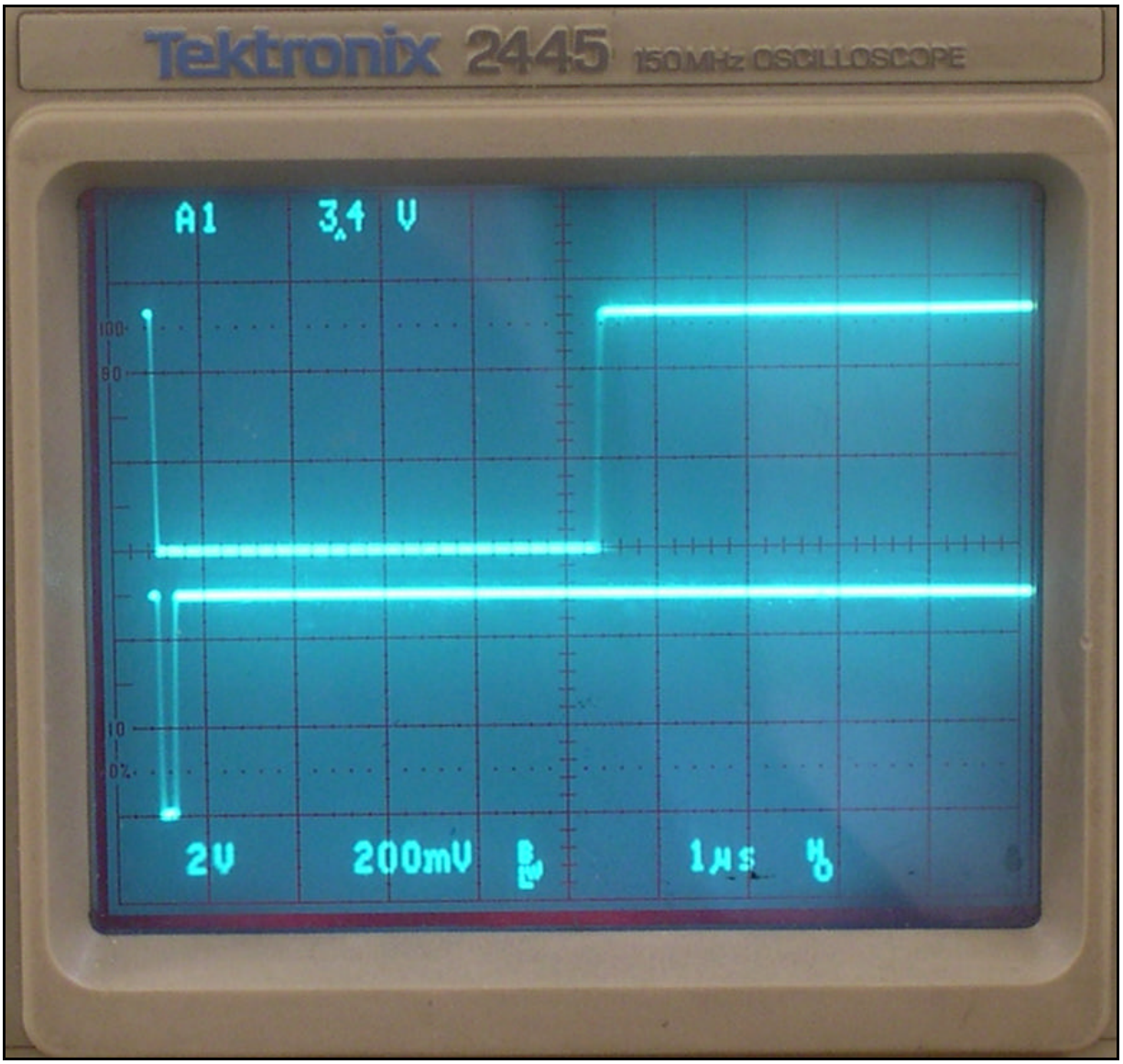
Der Anschluß des Trimmkondensators C401 muß so erfolgen, das dessen Rotor (mit der metallenen Abgleichschraube) an Masse liegt. Andernfalls ist kein Abgleich (mit einem Metallschraubenzieher) möglich, da der Kontakt mit diesem den Kreis stark verstimmt und die Güte reduziert.

Anschließend wurde die Abgleichschaltung wieder vom VCO-Eingeng abgetrennt und die Verbindung des VCO-Eingangs zum Phasendetektor durch Einlöten von R402 wieder hergestellt. Am Eingang der PLL-Schaltung lagen die vom Syncseparator kommenden, aus dem Signal der angeschlossenen Videokamera abgeleiteten, HSYNC-Impulse. Die PLL arbeitete sofort erwartungsgemäß. Am Ausgang des Phasendetektors stellte sich eine Spannung von ca. 1V ein. C401 wurde so nachgeglichen, daß sich eine Spannung von 2,5V am Ausgang des Phasendetektors ergab. Damit wurde sichergestellt, daß sich die PLL bei Anschluß einer „normalen“ Kamera gerade in der Mitte ihres Arbeitsbereichs befindet.

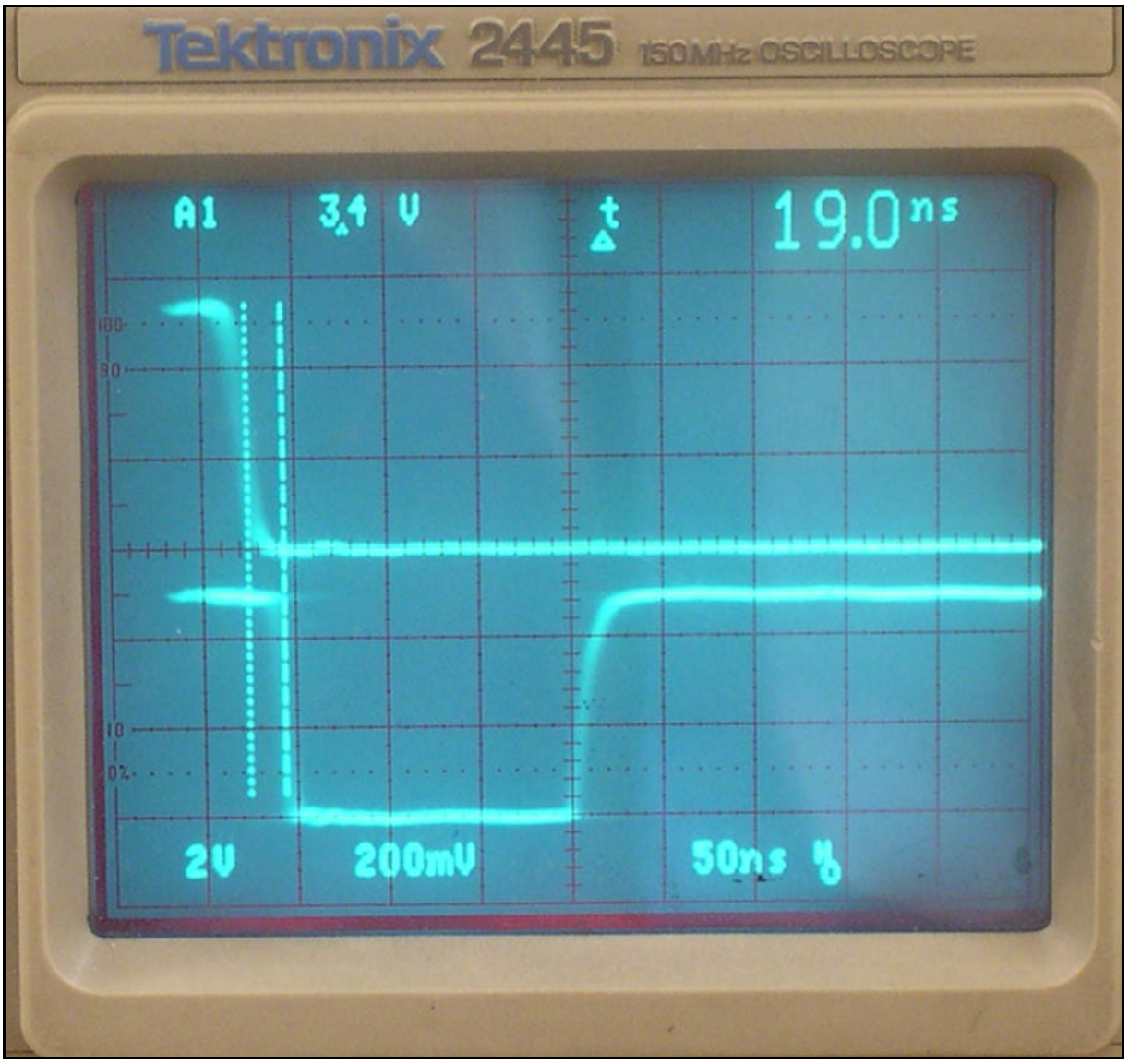
Es stellt sich die Frage, warum dieser Nachgleich notwendig wurde, wurde doch der Oszillator bereits mit einer extern eingespeisten Spannung von +2,5V auf 14,75 MHz abgeglichen. Der Grund liegt in der Verstimmung des Oszillatorkreises durch die Kapazität des Tastkopfes des zum Abgleich verwendeten Oszilloskops.

Auf den unteren Bildern des Oszilloskops sieht man daß sich die PLL zur fallenden Flanke des H-SYNC Signals einlockt. Das Syncronisationssignal aus der PLL ist dabei mit ca. 150ns sehr viel kürzer als das aus dem Syncseparator. Die statische Phasenverschiebung mit ungefähr 19 ns ist dabei kleiner als angenommen.

Im weiteren Verlauf der Inbetriebnahme wurde der PLL-Abgleich noch einmal geändert, um zu erreichen, daß bei Abwesenheit eines Video-Eingangssignals der VCO der PLL auf einer höheren Frequenz schwingt, als es die freie Kippfrequenz des Horizontalgenerators ist. Damit wird vermieden, daß unmittelbar nach Beginn des Hinlaufs ein neuer Rücklauf eingeleitet wird. Nachteilig ist hierbei, daß die PLL nun im „Normalbetrieb“ nicht mehr in der Mitte des Arbeitsbereichs läuft. Der Abgleich der freien Kippfrequenz des Horizontalgenerators und der PLL-Mittenfrequenz wurde iterativ optimiert, so daß sich letztendlich ein Verhältnis beider Frequenzen ergab, das für einen sicheren Betrieb des Monitors geeignet ist.



Oberer Strahl: HSYNC-Signal aus Syncseparator
Untere Strahl: HSYNC-Signal an PLL-Ausgang



Oberer Strahl: HSYNC-Signal aus Syncseparator
Untere Strahl: HSYNC-Signal an PLL-Ausgang

Bei der abschließenden Inbetriebnahme des Gesamtsystems am 16.01.2005 konnte die Wirkungsweise und die Notwendigkeit der PLL eindrucksvoll dokumentiert werden. Mittels einer Steckbrücke besteht die Möglichkeit, die PLL zu deaktivieren und den Horikontalgenerator direkt zu synchronisieren. Hierbei zeigte sich ein deutlicher Zeilenjitter, während sich beim Betrieb mit PLL ein einwandfreies Bild einstellte. Auf der Folgeseite werde zwei identische Bildausschnitte, einmal mit PLL-Synchronisation und einmal mit Direktsynchronisation wiedergegeben, gezeigt.



Bildwiedergabe bei PLL-Synchronisation



Bildwiedergabe bei Direktsynchronisation mit Zeilenjitter (siehe mit Pfeilen gekennzeichnete Bilddetails)